



Communiqué de presse

Le projet Mont-Blanc choisit le processeur ThunderX2™ de Cavium pour sa nouvelle plate-forme ARM

Le projet vise à favoriser l'adoption de l'architecture ARM pour le calcul haute performance de classe exaflopique

Les Clayes – Barcelone, 16 janvier 2017. Le projet européen Mont-Blanc a sélectionné le processeur ARM pour serveur ThunderX2 de Cavium (NASDAQ:CAVM) pour équiper son nouveau prototype pour le calcul haute performance (HPC). L'ambition du projet Mont-Blanc est de définir l'architecture d'un nœud de calcul de classe exaflopique basé sur l'architecture ARM, et qui puisse être fabriqué à une échelle industrielle. Le projet adopte une approche holistique, qui englobe non seulement le matériel, mais également le système d'exploitation et les outils, ainsi que les applications. La nouvelle plate-forme sera donc un atout majeur pour tous les partenaires du projet Mont-Blanc, leur permettant d'évaluer les différentes options pour une efficacité de calcul optimale, de continuer à développer l'écosystème logiciel ARM pour le HPC, et de mettre en œuvre des tests à échelle réelle.

La famille de produits ThunderX2 est la deuxième génération de SoC avec processeur 64-bit ARMv8-A de Cavium destiné aux applications de calcul haute performance dans le centre de calcul ou dans le cloud. Avec des cœurs extrêmement efficaces permettant l'exécution dans le désordre (full out-of-order) dans des configurations mono ou bi processeur, le ThunderX2 est optimisé pour délivrer des performances de calcul de très haut niveau avec une bande passante et une capacité mémoire exceptionnelles. La famille de processeurs ThunderX2 est totalement conforme aux spécifications de l'architecture ARMv8-A ainsi qu'aux standards SBSA et SBBR d'ARM ; elle est largement supportée par les grands fournisseurs de systèmes d'exploitation, d'hyperviseurs, d'outils logiciels et d'applications.

Le nouveau prototype Mont-Blanc sera construit par Atos, coordinateur de la phase 3 de Mont-Blanc, en s'appuyant sur l'expertise et les produits Bull. La plateforme sera basée sur l'infrastructure de la gamme de supercalculateurs pré-exaflopiques Bull sequana pour le réseau, l'administration, le refroidissement et l'alimentation électrique. Atos et Cavium ont signé un accord de collaboration pour développer cette nouvelle plateforme, faisant ainsi de Mont-Blanc un alpha-site pour ThunderX2.

"ThunderX2 est un processeur de classe serveur conçu pour les hautes performances de calcul. Avec l'adoption de cette nouvelle génération de processeurs performants et éco-efficaces, le projet Mont-Blanc entre dans une dimension nouvelle et passionnante. Cela nous donne déjà un aperçu de ce que pourrait être une plateforme européenne de classe exascale dans un futur proche." déclare Etienne Walter, coordinateur de la phase 3 du projet Mont-Blanc.

"Alors que la course à l'Exascale s'accélère, nous sommes heureux d'être le fournisseur retenu par Atos pour développer la plateforme Mont-Blanc" indique Rishi Chugh, Directeur du Marketing, Groupe Processeurs pour Data Center chez Cavium. "ThunderX2 s'appuie sur l'architecture et l'écosystème bien établis de ThunderX pour fournir des performances au niveau de la prochaine génération de processeurs".

A propos du projet Mont-Blanc

La troisième phase du projet Mont-Blanc actuellement en cours continue à avoir une approche holistique, englobant le matériel, le système d'exploitation, les outils et les applications, avec les objectifs suivants :

- définir l'architecture d'un nœud de calcul de classe Exascale basé sur l'architecture ARM, et qui puisse être fabriqué à l'échelle industrielle ;
- évaluer les différentes options pour atteindre une efficacité de calcul optimale ;
- développer l'écosystème logiciel correspondant afin de faciliter l'adoption des solutions ARM par le marché.

Le projet Mont-Blanc est géré par un consortium européen qui comprend :

- des industriels fournisseurs de technologies matérielles et logicielles : Atos, s'appuyant sur son expertise en supercalculateurs et Big data suite à l'acquisition de Bull (coordinateur, France), ARM, le leader mondial des processeurs embarqués haute performance (Royaume Uni), et AVL, la plus grande entreprise indépendante au monde pour le développement, la simulation et les technologies de test des groupes moteurs (Autriche);
- des centres de recherche et centres académiques dédiés au HPC : Barcelona Supercomputing Centre (Espagne), Institut Fédéral de Technologie de Zurich (Suisse), CNRS (CNRS/LIRMM - France), Université de Stuttgart (HLRS -Allemagne), Université de Cantabria (Espagne), Université de Graz (Autriche), Université de Versailles Saint Quentin (France).

Ce projet reçoit le soutien financier du *Programme de Recherche et d'Innovation Horizon 2020 de l'Union Européenne* sous le numéro d'agrément 671697.

Plus d'information sur www.montblanc-project.eu | @MontBlanc_EU

Contact presse

Pascale Bernier-Bruna

Tél: (+33) 1 30 80 32 04

pascale.bernier-bruna@atos.net